

**PAT-NO:** ✓ JP411067588A  
**DOCUMENT-IDENTIFIER:** JP 11067588 A  
**TITLE:** MANUFACTURE OF CR COMPOUND ELECTRONIC COMPONENT  
**PUBN-DATE:** March 9, 1999

**INVENTOR-INFORMATION:**

NAME	COUNTRY
IGARASHI, KATSUHIKO	
UCHIDA, TOMOKO	
MASUDA, ATSUSHI	
TOKUOKA, YASUMICHI	
SATO, SHIGEKI	
NOMURA, TAKESHI	

**ASSIGNEE-INFORMATION:**

NAME	COUNTRY
TDK CORP	N/A

**APPL-NO:** JP09236577  
**APPL-DATE:** August 18, 1997

**INT-CL (IPC):** H01G004/40 , H01G004/12 , H01G004/30

**ABSTRACT:**

**PROBLEM TO BE SOLVED:** To provide a CR compound electronic component and its manufacturing method, for which a CR or (L/R) R serial circuit can be obtained easily, the control of resistance value is easy by requiring no special baking conditions and the manufacturing process is simple and low-cost, and the baking can be performed with the same conditions as those of an ordinary laminated ceramics capacitor.

· SOLUTION: According to this method, dielectric layers 2 and internal electrodes 3 are laminated alternately, and an internal electrode 3 and a terminal electrode 4 formed at the end portion of a CR compound electric component are electrically connected together to provide a capacitor. The internal electrode 3 has either one of Cu, Ni or their alloys as the main component of a conductive material, and as a sub-component, 1 kind or two or more kinds from among P, Cr, Fe, Al, Si, Co, W, Mn, Sn, Mo and B are used, and a solid solution is made by mixing them with the main component, and a CR compound electronic metal component having a specified resistance larger than that of Cu can be produced.

COPYRIGHT: (C)1999,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-67588

(43) 公開日 平成11年(1999) 3月9日

(51) Int. Cl.<sup>5</sup>

識別記号

F I

H 0 1 G 4/40

H 0 1 G 4/40

3 0 7 A

4/12

3 6 1

4/12

3 6 1

4/30

3 1 1

4/30

3 1 1 E

審査請求 未請求 請求項の数 5 F D (全 10 頁)

(21) 出願番号

特願平9-236577

(22) 出願日

平成9年(1997) 8月18日

(71) 出願人

000003067

ティーディーケー株式会社

東京都中央区日本橋1丁目13番1号

(72) 発明者

五十嵐 克彦

東京都中央区日本橋1丁目13番1号 ティーディーケー株式会社内

(72) 発明者

内田 知子

東京都中央区日本橋1丁目13番1号 ティーディーケー株式会社内

(72) 発明者

増田 淳

東京都中央区日本橋1丁目13番1号 ティーディーケー株式会社内

(74) 代理人

弁理士 石井 陽一

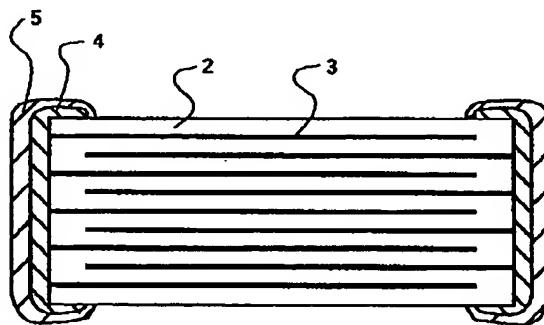
最終頁に続く

(54) 【発明の名称】 C R 複合電子部品とその製造方法

(57) 【要約】

【課題】 特別な焼成条件を必要とせず、通常の積層セラミックコンデンサと同一条件での焼成が可能であり、製造工程も簡単で、生産コストも安く、C R または (L / C) R 直列回路が簡単に得られ、抵抗値の制御も容易である C R 複合電子部品およびその製造方法を提供する。

【解決手段】 誘電体層2と内部電極3とが交互に積層されており、前記内部電極3と、C R 複合電子部品の端部に形成された端子電極4とがキャパシタとなるように電気的に接続され、前記内部電極は導電材の主成分に C u、N i またはこれらの合金のいずれかを有し、かつ副成分として、P、C r、F e、A l、S i、C o、W、M n、S n、M o および B の1種または2種以上を有し、前記主成分と固溶して C u よりも抵抗率の大きな金属となる C R 複合電子部品とした。



## 【特許請求の範囲】

【請求項1】 誘電体層と内部電極とが交互に積層されており、

前記内部電極と、CR複合電子部品の端部に形成された端子電極とがキャパシタとなるように電氣的に接続され、

前記内部電極は導電材の主成分としてCu、NiまたはCu-Ni合金のいずれかを有し、

かつ副成分として、P、Cr、Fe、Al、Si、Co、W、Mn、Sn、MoおよびBの1種または2種以上を有するCR複合電子部品。

【請求項2】 前記副成分を、導電材の総量に対して0.01~30wt%含有する請求項1のCR複合電子部品。

【請求項3】 等価回路がCRまたは(LC)R直列回路を含む請求項1または2のいずれかのCR複合電子部品。

【請求項4】 積層型セラミックチップコンデンサである請求項1~3のいずれかのCR複合電子部品。

【請求項5】 誘電体層と、導電材の主成分としてCu、NiまたはCu-Ni合金のいずれかを有し、かつ副成分として、P、Cr、Fe、Al、Si、Co、W、Mn、Sn、MoおよびBの1種または2種以上を有する内部電極層とを交互に積層してグリーンチップを形成し、これを焼成してチップ体とし、

このチップ体に端子電極用のペーストを塗布し、中性または還元性雰囲気中で焼成して請求項1~4のいずれかのCR複合部品を得るCR複合電子部品の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、非磁性セラミック誘電体層を有する積層型のキャパシタに、抵抗ないしインピーダンス要素を付加したCR複合電子部品に関する。

## 【0002】

【従来の技術】現在、電子機器の電源の多くには、スイッチング電源やDC-DCコンバータが用いられている。これらの電源に使用されるコンデンサとして電源バイパス用のコンデンサがある。この電源バイパス用コンデンサは、その電源容量やスイッチング周波数、併用される平滑コイル等の回路パラメータに応じて、低容量の積層セラミックコンデンサと、高容量のアルミあるいはタンタルといった電解コンデンサが用いられてきた。ところで、電解コンデンサは、容易に大容量が得られ、電源のバイパス用(平滑用)コンデンサとしては優れた面を有するが、大型で、低温特性に劣り、短絡事故の恐れがあり、しかも内部インピーダンスが比較的高いため、等価直列抵抗(ESR)による損失が定常的に発生し、それに伴う発熱を生じ、しかも周波数特性が悪く、平滑

性が悪化するといった問題を有している。また、近年、技術革新により、積層セラミックコンデンサの誘電体や内部電極の薄層化、積層化技術の進展に伴い、積層セラミックコンデンサの静電容量が、電解コンデンサの静電容量に近づきつつある。このため、電解コンデンサを積層セラミックコンデンサに置き換えようとする試みも種々なされている。

【0003】電源のバイパス用のコンデンサにおいては平滑作用を示すファクターとしてリップルノイズが重要である。リップルノイズをどの程度に抑えるかは、コンデンサの等価直列抵抗(ESR)により決まる。ここで、リップル電圧を $\Delta V_r$ 、チョークコイルに流れる電流を $\Delta i$ 、等価直列抵抗をESRとすると、

$$\Delta V_r = \Delta i \times ESR$$

と表され、ESRを低下させることによりリップル電圧が抑制されることがわかる。従って、電源のバイパス回路においては、ESRの低いコンデンサを使用することが好ましく、ESRの低い積層セラミックコンデンサを電源回路に用いる試みもなされている。

【0004】ところが、帰還回路を有するDC-DCコンバータやスイッチング電源等の2次側回路では、平滑回路のESRが帰還ループの位相特性に大きな影響を与え、特にESRが極端に低くなると問題を生じることがある。すなわち、平滑用コンデンサとしてESRの低い積層セラミックコンデンサを使用した場合、2次側平滑回路が等価的にLとC成分のみで構成されてしまい、回路内に存在する位相成分が $\pm 90^\circ$  および $0^\circ$  のみとなり、位相の余裕がなくなり容易に発振してしまう。同様な現象は3端子レギュレータを用いた電源回路においても負荷変動時の発振現象として現れる。

【0005】このため、積層セラミックコンデンサに抵抗成分を付加した、いわゆるCR複合電子部品も種々提案されている。例えば、特開平8-45784号公報には、積層セラミックコンデンサの端部を炭化物と還元剤を用いて半導体化した複合電子部品について記載されている。しかし、その製造方法は、積層セラミックコンデンサ素体に外部電極用ペーストを塗布し、これを一旦還元性雰囲気中で仮焼し、バインダーを炭化して残留させ、さらに700~750℃で焼き付けることにより前記炭化物を還元剤として作用させ、半導体化させている。また抵抗値の制御は還元剤の量で行っている。しかし、この方法では半導体化する工程が複雑であり、端子電極を形成する工程を含めると、3回もの熱処理を必要とし、生産性が低下し、エネルギーコストが高くなる。しかも、抵抗値の制御が還元剤の量で行われているため、所望の値を正確に得ることが困難であり、回路設計が困難になると共に、製品間のバラツキも多く、量産化した場合の歩留まりも悪い。

【0006】また、例えば、特開昭59-225509号公報に記載されているように、積層セラミックコンデ

ンサに、さらに酸化ルテニウム等の抵抗体ペーストを積層し、これを同時焼成して抵抗体としたものも知られている。しかし、このものは、そのまま端子電極を設けた場合、等価回路がC/Rまたは(LC)/Rの並列回路となり、直列回路を得ることができない。また、直列回路を得るためには端子電極の形状が複雑となり、製造工程も複雑なものとなってしまう。

【0007】特許第2578264号公報には、外部電極の表面に金属酸化膜を設けて所望の等価直列抵抗としたCR複合部品が記載されている。しかしながら、同公報の実施例に記載されているCR複合部品は、ニッケルの端子電極を加熱処理して金属酸化膜を形成するもので、抵抗値の調整はバレル研磨によりこの金属酸化膜の膜厚を調整することにより行っている。このため、所望の抵抗値を得ることが困難であり、抵抗値の調整も煩雑で量産性に劣る。また、形成された金属酸化膜の上に、さらにニッケル層を無電解メッキにより設けているが、この方法では端子部位以外にメッキが付着しないようマスクを設ける必要があり、製造工程が増加する。さらに付着した、ニッケルメッキと金属酸化膜との接着性が悪く、ニッケルメッキにリード線を設けた場合、このリード線が容易に剥離してしまう。

【0008】なお、平滑コンデンサに対して直列に抵抗を接続する方法もあるが、コストが高く実用的でない。

【0009】

【発明が解決しようとする課題】この発明の目的は、特別な焼成条件を必要とせず、通常の積層セラミックコンデンサと同一条件での焼成が可能であり、製造工程も簡単で、生産コストも安く、CRまたは(L/C)R直列回路が簡単に得られ、抵抗値の制御も容易であり、リード線の接着強度も強固なCR複合電子部品およびその製造方法を提供することである。

【0010】

【課題を解決するための手段】上記目的は、以下の

(1)～(5)の構成により達成される。

(1) 誘電体層と内部電極とが交互に積層されており、前記内部電極と、CR複合電子部品の端部に形成された端子電極とがキャパシタとなるように電気的に接続され、前記内部電極は導電材の主成分としてCu、NiまたはCu-Ni合金のいずれかを有し、かつ副成分として、P、Cr、Fe、Al、Si、Co、W、Mn、Sn、MoおよびBの1種または2種以上を有するCR複合電子部品。

(2) 前記副成分を、導電材の総量に対して0.01～30wt%含有する上記(1)のCR複合電子部品。

(3) 等価回路がCRまたは(LC)R直列回路を含む上記(1)または(2)のいずれかのCR複合電子部品。

(4) 積層型セラミックチップコンデンサである上記(1)～(3)のいずれかのCR複合電子部品。

(5) 誘電体層と、導電材の主成分としてCu、NiまたはCu-Ni合金のいずれかを有し、かつ副成分として、P、Cr、Fe、Al、Si、Co、W、Mn、Sn、MoおよびBの1種または2種以上を有する内部電極層とを交互に積層してグリーンチップを形成し、これを焼成してチップ体とし、このチップ体に端子電極用のペーストを塗布し、中性または還元性雰囲気中で焼成して上記(1)～(4)のいずれかのCR複合部品を得るCR複合電子部品の製造方法。

10 【0011】

【発明の実施の形態】本発明のCR複合電子部品は、誘電体層と内部電極とが交互に積層されており、前記内部電極と、CR複合電子部品の端部に形成された端子電極とがキャパシタとなるように電気的に接続され、前記内部電極は導電材の主組成にCu、Niまたはこれらの合金のいずれかを有し、かつ副成分として、P、Cr、Fe、Al、Si、Co、W、Mn、Sn、MoおよびBの1種または2種以上を有し、前記主成分と前記副成分は焼成により固溶してNiよりも抵抗率の大きな合金を形成する。このように、内部電極の抵抗率を高めることで、内部電極が導体としての機能を果たすと共に抵抗としての機能も備えることとなり、これにより等価直列抵抗(ESR)が制御されたCR複合電子部品となる。

【0012】すなわち、内部電極用の導電材の主成分がCu、Niまたはこれらの合金のいずれかであって、副成分として前記主成分と固溶してNiよりも抵抗率の大きな金属となる元素を含有し、焼成によりCu、Niまたはこれらの合金と副成分とが固溶して合金化し、内部電極の抵抗率が高まる。内部電極に抵抗としての機能を付加することにより、CRまたは(LC)R回路が容易に得られる。この場合、従来の積層型セラミックコンデンサの端子電極、メッキ層の形成等は基本的には変更する必要が無く、製造工程も簡単である。

【0013】導電材の主成分は、卑金属として、Ni、CuまたはNi-Cu合金である。なお、Ni-Cu合金はNi99.9～70wt%が好ましい。

【0014】主成分に添加される副成分としては、Cu、Niまたはこれらの合金のいずれかと固溶してCuよりも抵抗率の大きな金属となる元素であり、このような元素として、P、Cr、Fe、Al、Si、Co、W、Mn、Sn、MoおよびB等を挙げることができる。これらは単独で添加してもよいし、2種以上を用いてもよい。副成分を2種以上添加する場合の混合比は任意である。これらの副成分は、好ましくは導電材全量に対し総計で0.01～30wt%、より好ましくは0.1～20wt%、特に1～15wt%添加することが好ましい。前記範囲で添加することにより、ESRを所望の値に制御し、かつ焼結性を高く維持することができ好ましい。

【0015】内部電極層の厚さは用途等に応じて適宜決定すればよいが、通常、好ましくは0.1～5μm、よ

5

り好ましくは0.5~5 $\mu\text{m}$ 、特に0.5~2.5 $\mu\text{m}$ 程度であることが好ましい。

【0016】内部電極の形成方法は、特に限定されるものではなく、通常内部電極の形成に用いられている手法を用いることができるが、好ましくは、スクリーン印刷法により、誘電体シート上に内部電極ペーストを印刷し、乾燥した後、さらにその上に誘電体シートを重ね、この作業を交互に行うことにより内部電極が積層されたグリーンシートを得ることができる。そして、内部電極が積層されたグリーンシートを、所定のチップ形状に切

断し、還元性雰囲気中で焼成することで、誘電体と同時に内部電極が焼結する。このとき、導電材中の副成分が主成分と固溶し、合金化することで内部電極が高抵抗化する。

【0017】<誘電体層>誘電体層を構成する誘電体材料としては、特に限定されるものではなく、種々の誘電体材料を用いてよいが、例えば、酸化チタン系、チタン酸系複合酸化物、あるいはこれらの混合物などが好ましい、酸化チタン系としては、必要に応じNiO、CuO、Mn<sub>3</sub>O<sub>4</sub>、Al<sub>2</sub>O<sub>3</sub>、MgO、SiO<sub>2</sub>等を総計0.001~30wt%程度含むTiO<sub>2</sub>等が、チタン酸系複合酸化物としては、チタン酸バリウムBaTiO<sub>3</sub>等が挙げられる。Ba/Tiの原子比は、0.95~1.20程度がよく、BaTiO<sub>3</sub>には、MgO、CaO、Mn<sub>3</sub>O<sub>4</sub>、Y<sub>2</sub>O<sub>3</sub>、V<sub>2</sub>O<sub>5</sub>、ZnO、ZrO<sub>2</sub>、Nb<sub>2</sub>O<sub>5</sub>、Cr<sub>2</sub>O<sub>3</sub>、Fe<sub>2</sub>O<sub>3</sub>、P<sub>2</sub>O<sub>5</sub>、SrO、Na<sub>2</sub>O、K<sub>2</sub>O等が総計0.001~30wt%程度含有されていてもよい。また、焼成温度、線膨張率の調整等のため、(BaCa)SiO<sub>3</sub>ガラス等のガラス等が含有されていてもよい。

【0018】誘電体層の一層あたりの厚さは特に限定されないが、通常5~20 $\mu\text{m}$ 程度である。また、誘電体層の積層数は、通常、2~300程度とする。

【0019】<端子電極>端子電極(外部電極)に含有される導電材は特に限定されないが、好ましくは安価なNi、Cuや、これらの合金を用いることが好ましく、特にCuが好ましい。端子電極の厚さは用途等に応じて適宜決定すればよいが、通常、10~100 $\mu\text{m}$ 程度である。外部電極形成後、好ましくはNi、Sn、ハンダ等、特にNi、ハンダ等の金属メッキ層を設ける。金属メッキ層を設けることにより、半田塗れ性等が改善される。金属メッキ層は1層または2層以上設けてもよく、特に好ましくはNi/ハンダの順に2層に形成したものが好ましい。

【0020】次に、本発明のCR複合電子部品の製造方法について説明する。

【0021】本発明のCR複合電子部品は、ペーストを用いた通常の印刷法やシート法によりグリーンチップを作製し、このチップの両端部に端子電極ペーストを印刷ないし転写して同時焼成することにより製造できる。

6

【0022】<内部電極層用ペースト>内部電極層用ペーストは、上記主成分としてNi、Cuまたはこれらの合金に、副成分としてのP、Cr、Fe、Al、Si、Co、W、Mn、Sn、MoおよびBのうちの1種以上を添加して導電材とし、これを有機バインダー中に分散し、三本ロール、あるいはボールミルなどにより混合して得ることができる。導電材の内部電極層用ペースト中における導電材の含有量は、30~70wt%が好ましい。

【0023】有機バインダーとしては、特に限定されるものではなく、セラミック材のバインダーとして一般的に使用されているものの中から適宜選択して使用すればよい。このような有機バインダーとしては、エチルセルロース、アクリル樹脂、ブチラール樹脂などを好ましく挙げることができ、溶剤としては、ターピネオール、ブチルカルビトール、クロシン等が挙げられる。ペースト中の有機バインダー、および溶剤の含有量は、通常使用されている量でよく、好ましくは有機バインダー1~5wt%、溶剤10~50wt%程度とすればよい。さらに、内部電極層用ペーストには必要に応じて各種分散剤が含有されていてもよく、これらの総量は1wt%以下であることが好ましい。

【0024】<誘電体層用ペースト>誘電体層用ペーストは、誘電体原料と有機ビヒクルとを混練して製造される。

【0025】誘電体原料には、誘電体層の組成に応じた粉末を用いる。誘電体原料の製造方法は特に限定されず、例えばチタン酸系複合酸化物としてチタン酸バリウムを用いる場合、水熱合成法等により合成したBaTiO<sub>3</sub>に、副成分原料を混合する方法を用いることができる。また、BaCO<sub>3</sub>とTiO<sub>2</sub>と副成分原料との混合物を仮焼して固相反応させる乾式合成法を用いてもよく、水熱合成法を用いてもよい。また、共沈法、ゾル・ゲル法、アルカリ加水分解法、沈殿混合などにより得た沈殿物と副成分原料との混合物を仮焼して合成してもよい。なお、副成分原料には、酸化物や、焼成により酸化物となる各種化合物、例えば、炭酸塩、シュウ酸塩、硝酸塩、水酸化物、有機金属化合物等の少なくとも1種を用いることができる。

【0026】誘電体原料の平均粒子径は、目的とする誘電体層の平均結晶粒径に応じて決定すればよいが、通常、平均粒子径0.3~1.0 $\mu\text{m}$ 程度の粉末を用いる。

【0027】有機ビヒクルは、バインダを有機溶剤中に溶解したものである。有機ビヒクルに用いるバインダは特に限定されず、エチルセルロース等の通常の各種バインダから適宜選択すればよい。また、用いる有機溶剤も特に限定されず、印刷法やシート法など、利用する方法に応じて、テルピネオール、ブチルカルビトール、アセトン、トルエン等の各種有機溶剤から適宜選択すればよい。

【0028】＜端子電極用ペースト＞端子電極層用ペーストは、上記の各種導電性金属や合金、あるいは焼成後に上記した導電材となる各種酸化物、有機金属化合物、レジネート等と、上記した有機ビヒクルとを混練して調製すればよい。

【0029】＜有機ビヒクル含有量＞上記した各ペースト中の有機ビヒクルの含有量に特に制限はなく、通常の含有量、例えば、バインダは1～5wt%程度、溶剤は10～50wt%程度とすればよい。また、各ペースト中には、必要に応じて各種分散剤、可塑剤、誘電体、絶縁体等から選択される添加物が含有されていてもよい。これらの総含有量は、10wt%以下とすることが好ましい。

【0030】＜グリーンチップ作製＞印刷法を用いる場合、誘電体層用ペーストおよび内部電極層用ペーストを、PET等の基板の上に積層印刷する。このとき内部電極層用ペーストの端部の一方が誘電体層用ペーストの端部より交互に外部に露出するように積層する。その後、所定形状に切断してチップ化し、基板から剥離してグリーンチップとする。

【0031】また、シート法を用いる場合、誘電体層用ペーストを用いてグリーンシートを形成し、このグリーンシート上に内部電極層用ペーストを、内部電極層用ペーストの端部が交互に誘電体層用ペーストの端部の一方から露出するように印刷したものを積層し、所定形状に切断して、グリーンチップとする。

【0032】＜脱バインダ処理工程＞焼成前に行なう脱バインダ処理の条件は通常のものであってよいが、内部電極層の導電材にNiやNi合金等の卑金属を用いる場合、特に下記の条件で行うことが好ましい。

昇温速度：5～300℃/時間、特に10～100℃/時間

保持温度：200～400℃、特に250～300℃

温度保持時間：0.5～24時間、特に5～20時間

雰囲気：空气中

【0033】＜焼成工程＞グリーンチップ焼成時の雰囲気は、導電材としてNi、Cuまたはこれらの合金等の卑金属を用いる場合、焼成雰囲気はN<sub>2</sub>を主成分とし、H<sub>2</sub> 1～10%、10～35℃における水蒸気圧によって得られるH<sub>2</sub>Oガスを混合したものが好ましい。そして、酸素分圧は、10<sup>-8</sup>～10<sup>-12</sup>気圧とすることが好ましい。酸素分圧が前記範囲未満であると、内部電極層の導電材が異常焼結を起こし、途切れてしまうことがある。また、酸素分圧が前記範囲を超えると、内部電極層が酸化する傾向にある。

【0034】焼成時の保持温度は、1100～1400℃、特に1200～1300℃とすることが好ましい。保持温度が前記範囲未満であると緻密化が不十分であり、前記範囲を超えると、内部電極が途切れやすくなる。また、焼成時の温度保持時間は、0.5～8時間、特に1～3時間が好ましい。

【0035】＜アニール工程＞還元性雰囲気中で焼成した場合、CR複合電子部品チップ体にはアニールを施すことが好ましい。アニールは、誘電体層を再酸化するための処理であり、これによりIR加速寿命を著しく長くすることができる。

【0036】アニール雰囲気中の酸素分圧は、10<sup>-6</sup>気圧以上、特に10<sup>-5</sup>～10<sup>-8</sup>気圧とすることが好ましい。酸素分圧が前記範囲未満であると誘電体層の再酸化が困難であり、前記範囲を超えると内部電極層が酸化する傾向にある。

【0037】アニールの際の保持温度は、1100℃以下、特に500～1000℃とすることが好ましい。保持温度が前記範囲未満であると誘電体層の酸化が不十分となって寿命が短くなる傾向にあり、前記範囲を超えると内部電極層が酸化し、容量が低下するだけでなく、誘電体素地と反応してしまい、寿命も短くなる傾向にある。なお、アニール工程は昇温および降温だけから構成してもよい。この場合、温度保持時間は零であり、保持温度は最高温度と同義である。また、温度保持時間は、0～20時間、特に2～10時間が好ましい。雰囲気用ガスには、加湿したN<sub>2</sub>ガス等を用いることが好ましい。

【0038】なお、上記した脱バインダ処理、焼成およびアニールの各工程において、N<sub>2</sub>、H<sub>2</sub>や混合ガス等を加湿するには、例えばウェッター等を使用すればよい。この場合、水温は5～75℃程度が好ましい。

【0039】脱バインダ処理工程、焼成工程およびアニール工程は、連続して行なっても、独立に行なってもよい。

【0040】これらを連続して行なう場合、脱バインダ処理後、冷却せずに雰囲気を変更し、続いて焼成の保持温度まで昇温して焼成を行ない、次いで冷却し、アニール工程での保持温度に達したときに雰囲気を変更してアニールを行なうことが好ましい。

【0041】また、これらを独立して行なう場合は、脱バインダ処理工程は、所定の保持温度まで昇温し、所定時間保持した後、室温にまで降温する。その際の脱バインダ雰囲気は、連続して行う場合と同様なものとする。さらにアニール工程は、所定の保持温度にまで昇温し、所定時間保持した後、室温にまで降温する。その際のアニール雰囲気は、連続して行う場合と同様なものとする。また、脱バインダ工程と、焼成工程とを連続して行ない、アニール工程だけを独立して行うようにしてもよく、脱バインダ工程だけを独立して行い、焼成工程とアニール工程を連続して行うようにしてもよい。

【0042】＜端子電極形成＞上記のようにして得られたチップ体に、端子電極層ペーストを印刷ないし転写して焼成し、端子（外部）電極を形成する。端子電極層ペーストの焼成条件は、例えば、N<sub>2</sub>とH<sub>2</sub>との混合ガス等の還元性雰囲気中で600～800℃にて1分間～1

時間程度とすることが好ましい。

【0043】<メッキ工程>さらに、端子電極が形成されたチップ体を、それぞれニッケルメッキ浴、またはスズあるいはスズ-鉛合金ハンダメッキ浴中に浸漬し、メッキ層を形成する。

【0044】このようにして製造される、本発明のCR複合電子部品の構成例を図1に示す。図1において、本発明のCR複合電子部品は、誘電体層2と、内部電極層3と、端子電極4と、メッキ層5とを有する。

【0045】<第2の実施形態>本発明では、端子電極を高抵抗型端子電極としてもよい。すなわち、端子電極の導電材の主組成にCuおよび/またはNi用い、比抵抗が $6.9 \times 10^{-6} \Omega \cdot \text{cm}$ 以上となるように制御することで、さらに容易にコンデンサと直列に抵抗成分付加することができる。この高抵抗型端子電極は、好ましくは導電材の主組成に、さらにSi, Cr, Mn, Fe, Zr, Ru, In, Sn, Sb, Ta, Pt, Ti, PbおよびBiの1種または2種以上を含有させ、無機結合材としてガラスフリットを有することで上記比抵抗としてもよい。また、前記導電材に加えAl, Si, Cr, Mn, Ni, Cu, Zn, Lu, SnおよびTi酸化物の1種または2種以上を含有させることで上記比抵抗としてもよい。

【0046】このような、本発明のCR複合電子部品の他の構成例を図2に示す。図2において、本発明のCR複合電子部品は、誘電体層2と、内部電極層3と、端子電極4と、メッキ層5とを有する。また、端子電極4は、最小膜厚 $d1 + d2$ に応じた抵抗値となる。ここで、図2は高抵抗型端子電極をCR複合電子部品の両方の端子に形成した場合を示すが、どちらか一方のみに形成してもよく、その場合、抵抗に寄与する端子電極の距離は $d1$ あるいは $d2$ のいずれか一方のみとなる。

【0047】<第3の実施形態>本発明ではさらに、端子電極に加えて第2の電極層として高抵抗の導電体層を設けてもよい。

【0048】すなわち、端子電極形成後、あるいは形成前に高抵抗の導電体層を設けてもよい。このような高抵抗の導電体層としては、好ましくはニッケル-リン合金層、酸化亜鉛を有する層、酸化クロムを有する層等が挙げられ、より好ましくはニッケル-リン合金層を形成して第2の端子電極層とし、これに必要な応じて第3の電極層を設けて端子電極とする。

【0049】第2の電極層をニッケル-リン合金層とする場合、すなわち、端子電極層と第3の電極層との間に、所定の抵抗値を有するニッケル-リン合金層の第2の電極層を介在させることにより、さらに高抵抗成分を有するCR複合部品とすることができる。この第2の電極層におけるニッケルとリンとの組成比は、好ましくはリンがP換算で0.01~15wt%、より好ましくは8~15wt%、特に10~15wt%の範囲が好ましい。リ

ンの添加量が少なすぎると、所望の抵抗が得られ難く、リンの添加量が15wt%を超えるとニッケルと固溶し難くなる。ニッケル-リン合金層を形成する方法としては、湿式メッキ、特に無電解メッキが好ましい。

【0050】次に、酸化亜鉛を有する層を、第2の電極層とする場合について説明する。

【0051】この場合にも、さらに高い抵抗性を有するCR複合部品とすることができる。この酸化亜鉛を有する層における酸化亜鉛の含有量は、好ましくはZnO換算で40~99wt%、特に70~95wt%が好ましい。この抵抗体層には酸化亜鉛の他に、好ましくは抵抗値を調整するためガラスを含有する。このガラスの含有量としては、好ましくは1~60wt%、特に5~30wt%が好ましい。ガラスは基本的には絶縁体であり、酸化亜鉛とガラスの量比により所望の抵抗値を得ることができる。酸化亜鉛を有する層を形成する方法としては、酸化亜鉛とガラスフリットとを有機ビヒクル中に分散した電極層用ペーストを用いればよい。

【0052】次に、第2の電極層として、酸化クロムを有する層を形成する場合について説明する。

【0053】すなわち、所定の抵抗値を有する酸化クロム層を第2の電極層として形成することにより、極めて容易にコンデンサと直列に抵抗成分を有するCR複合部品とすることができる。この第2の電極層である酸化クロム層は、好ましくはクロメート処理により得られるクロミッククロメート被膜が好ましい。クロムはCr換算で全金属成分中の30~90wt%、特に50~80wt%の範囲が好ましい。酸化クロムを有する層を形成する方法としては、クロメート処理が好ましい。

【0054】このような、本発明のCR複合電子部品の第3の構成例を図3に示す。図3において、本発明の第3のCR複合電子部品は、誘電体層2と、内部電極層3と、端子電極4と、第2の電極層6と、メッキ層5とを有し、第2の電極層は高抵抗の導電体層である。また、その等価直列抵抗は、内部導電体と第2の電極層6の最小膜厚 $d3 + d4$ に応じた抵抗値となる。ここで、図3は第2の電極層6をCR複合電子部品の両方の端子に形成した場合を示すが、いずれかをどちらか一方のみに形成してもよく、その場合、等価直列抵抗に寄与する各層の距離は $d3$ あるいは $d4$ のいずれか一方のみとなる。

【0055】<第4の実施形態>さらに、本発明のCR複合電子部品は、内部電極と端子電極とが、誘電体層の少なくとも一方の端子電極側に形成された半導体化領域を介して電気的に接続してもよい。そして、前記半導体化領域には酸化亜鉛とガラスとを含有する。内部電極と端子電極とを、半導体化領域を介して接続することにより、さらに抵抗要素が付加されることとなり、より高い等価直列抵抗を得ることができる。また、誘電体層を酸化亜鉛により半導体化するため、製造工程も単純になる。



## 11

【0056】半導体化領域は、CR複合電子部品の端子に形成される端子電極と、この端子電極と直接接触しないように離間して配置された内部電極との間に存在し、これらを所定の伝導率で電氣的に接続するように形成される。半導体化領域により得られる抵抗値は半導体化領域を通過する電流路の距離、つまり、所定の間隔を置いて配置された内部電極と端子電極との最短離間距離に比例する。従って、この半導体化領域の距離を調節することにより、得られる抵抗値を制御することができ、抵抗値の調整が容易になると共に、高精度に調整することができる。この半導体化領域は、端子電極が設けられるいずれか一方の側に形成されていればよく、必ずしも双方に形成する必要はないが、必要な抵抗値等によりいずれかの構成を選択すればよい。この場合、両方の端子に同じ長さの半導体化領域が形成されていれば、抵抗値は2倍になる。

【0057】半導体化領域は、誘電体層に酸化亜鉛を含有させることにより形成される。酸化亜鉛を偏在して含有させる方法としては、特に限定されるものではないが、好ましくは積層セラミックコンデンサのグリーンチップに、酸化亜鉛を含有する抵抗ペーストを塗布等すればよい。

【0058】このような、本発明のCR複合電子部品の第4の構成例を図4に示す。図4において、本発明の第4のCR複合電子部品の、誘電体層2と、内部電極層3と、端子電極4と、メッキ層5と、半導体化領域7とを有し、半導体化領域7は酸化亜鉛を有する。この場合内部電極層3は通常接続される側の端子電極4とは直接接続されず、半導体化領域7を介して電氣的に接続される。つまり、例えば通常、内部電極層3が交互にいずれかの端子電極4と接続されている場合には、交互に半導体化領域7を介して電氣的に接続される。従って、半導体化領域7により得られる抵抗は、内部電極層3と端子電極4の最小離間距離 $d_5 + d_6$ に応じた抵抗値となる。ここで、図4は半導体化領域をCR複合電子部品の両方の端子近傍に形成した場合を示すが、いずれかをどちらか一方のみに形成してもよく、その場合、他方の内部電極層3は直接第1の電極層と接続される。また、半導体化領域により得られる抵抗値は、 $d_5$ または $d_6$ のいずれか一方のみとなる。

【0059】以上例示した端子電極部を高抵抗化した各構成例は、それぞれ単独で用いてもよいが、これらを組み合わせ用いてもよい。

【0060】本発明のCR複合電子部品の、必要に応じてリード線が設けられ、ハンダ付等によりプリント基板上などに実装され、電源装置などの各種電子機器等に使用される。

【0061】

【実施例】次に実施例を示し、本発明をより具体的に説明する。

## 12

【0062】＜実施例1＞誘電体層の主原料として $\text{BaCO}_3$ （平均粒径： $2.0\mu\text{m}$ ）および $\text{TiO}_2$ （平均粒径： $2.0\mu\text{m}$ ）を用意した。 $\text{Ba}/\text{Ti}$ の原子比は1.00である。また、これに加えて、 $\text{BaTiO}_3$ に対し添加物として $\text{MnCO}_3$ を0.2wt%、 $\text{MgCO}_3$ を0.2wt%、 $\text{Y}_2\text{O}_3$ を2.1wt%、 $(\text{BaCa})\text{SiO}_3$ を2.2wt%を用意した。各原料粉末を水中ボールミルで混合し、乾燥した。得られた混合粉を $1250^\circ\text{C}$ で2時間仮焼した。この仮焼分を水中ボールミルで粉砕し、乾燥した。得られた仮焼粉に、有機バインダーとしてアクリル樹脂と、有機溶剤として塩化メチレンとアセトンを加えてさらに混合し、誘電体スラリーとした。得られた誘電体スラリーを、ドクターブレード法を用いて誘電体グリーンシートとした。

【0063】内部電極材料として、単金属のNi粉末（平均粒径： $0.8\mu\text{m}$ ）とCr粉末（平均粒径： $3.0\mu\text{m}$ ）とMn粉末（平均粒径： $3.0\mu\text{m}$ ）とを用意し、これに有機バインダーとしてエチルセルロースと、有機溶剤としてタービネオールを加え、3本ロールを用いて混練し、内部電極用ペーストとした。

【0064】端子電極ペースト用原料として、単金属のCu粉末（平均粒径： $3.0\mu\text{m}$ ）と、Cu粉末に対してホウケイ酸ストロンチウムガラスを7wt%添加したものをを用意した。これに有機バインダーとしてアクリル樹脂と、有機溶剤としてタービネオールを加え、3本ロールを用いて混練し、各端子電極用ペーストとした。

【0065】所定の厚みを得るためにグリーンシートを数枚積層し、その上にスクリーン印刷法により内部電極用ペーストの端部が誘電体層用ペーストの端部から交互に外部に露出するように印刷されたグリーンシートを所定枚数積層し、最後に内部電極の印刷されていないグリーンシートを所定枚数積層し、熱圧着し、チップ形状が、焼成後に縦×横×厚みが $3.2 \times 1.6 \times 1.0\text{mm}$ となるように切断し、グリーンチップを得た。

【0066】得られたグリーンチップを、空気中に $80^\circ\text{C}$ で30分間放置して乾燥した。次いで、加湿した $\text{N}_2 + \text{H}_2$ （ $\text{H}_2$  3%）還元雰囲気中、 $1300^\circ\text{C}$ にて3時間保持して焼成し、さらに、加湿した $\text{N}_2$ 酸素分圧 $10^{-7}$ 気圧の雰囲気にて $1000^\circ\text{C}$ に2時間保持し、チップ体を得た。得られたチップ体の両端部に、Cuと、ガラスフリットを金属成分に対し7wt%添加し、これらを有機ビヒクル中に分散させた端子電極用ペーストを塗布し、乾燥し、 $\text{N}_2$ 雰囲気中、 $850^\circ\text{C}$ で10分間保持して焼成し、高抵抗の端子電極を形成した。

【0067】次いで、得られた各添加物組成のサンプルに、ニッケルメッキ層、スズ-亜鉛合金メッキ層を電解法を用いて順次形成し、CR複合電子部品を得た。得られたサンプルの静電容量は $1\mu\text{F}$ であった。また、得られた各試料についてESRを測定した。結果を表1に示す。

13

【0068】＜実施例2＞実施例1において、内部電極材料として、Mn粉末に代えてFe粉末（平均粒径：3.0 $\mu$ m）としたものをを用いた他は実施例1と同様にしてサンプルを得た。

【0069】得られたサンプルについて実施例1と同様にしてESRを測定した。結果を表1に示す。

【0070】＜実施例3＞実施例1において、内部電極材料として、Mn粉末に代えてSi粉末（平均粒径：3.0 $\mu$ m）としたものをを用いた他は実施例1と同様にしてサンプルを得た。

【0071】得られたサンプルについて実施例1と同様にしてESRを測定した。結果を表1に示す。

【0072】＜実施例4＞実施例1～3で得られた各CR複合電子部品を、DC-DCコンバータのバイパスコンデンサとして用い、スイッチング周波数を100kHz～40MHzに変化させて動作させたところ、発振等による入力電圧の電圧変動現象を生じることなく正常に動作することが確認された。

【0073】＜実施例5＞実施例1において、内部電極材料として、Mn粉末に代えてP, Al, Co, W, Sn, MoおよびBをそれぞれ用いた他は実施例1と同様にしてサンプルを得たところいずれのサンプルもESRが増加していることが確認された。

【0074】＜実施例6＞実施例1～3において、内部電極材料の主成分をNiからCu粉末（平均粒径：3.0 $\mu$ m）に代えた他は実施例1と同様にしてサンプルを得たところいずれのサンプルも実施例1より若干ESRが減少する傾向にあるものの、比較サンプルに対してESRが増加していることが確認された。また、Ni-Cu合金（90Ni-10Cu）を用いてもほぼ同様にESRは増加した。

【0075】＜実施例7＞実施例1において、端子電極用ペーストとして、単金属のCu粉末（平均粒径：3.0 $\mu$ m）と、このCu粉末に対し、それぞれSi, Cr, Mn, Fe, Zr, Ru, In, Sn, Sb, Ta, Pt, Ti, PbおよびBiを各10wt%、および前記Cu粉末に対しホウケイ酸ストロンチウムガラスを10wt%添加したものをを用意した。これに有機バインダーとしてアクリル樹脂と、有機溶剤としてタービネオールを加え、3本ロールを用いて混練し、各端子電極用ペーストとした。

【0076】得られた各端子電極用ペーストを用いた他は実施例1と同様にして各サンプルを得た。得られた各サンプルについて、実施例1と同様にして評価したところ、実施例1のサンプルより、それぞれ等価直列抵抗が増加していることが確認された。

【0077】＜実施例8＞実施例1において、端子電極を形成した後、下記組成の電解浴中に0.5時間浸漬しニッケル-リン合金（P=12wt%）からなる第2の電極層を5 $\mu$ m双方の電極に形成した。

14

硫酸ニッケル 25g/リットル

乳酸 30g/リットル

プロピオン酸 2.6g/リットル

次亜リン酸ナトリウム 25g/リットル

このときのpHは4.5で、温度は90℃であった。さらに、スズ-鉛合金メッキを3 $\mu$ m形成し、CR複合電子部品を得た。得られたサンプルの静電容量は1 $\mu$ Fであった。

【0078】得られた各サンプルについて、実施例1と同様にして評価したところ、いずれのサンプルも等価直列抵抗が増加していることが確認された。

【0079】＜実施例9＞酸化亜鉛を有する電極層用原料として、ZnO（平均粒径：0.5 $\mu$ m）を用意し、これにガラスフリットとしてZnO：63wt%、B<sub>2</sub>O<sub>3</sub>：20wt%、SiO<sub>2</sub>：11wt%、MnO<sub>2</sub>：6wt%の結晶化ガラスと、SiO<sub>2</sub>：53wt%、B<sub>2</sub>O<sub>3</sub>：22wt%、Na<sub>2</sub>O：6wt%、Al<sub>2</sub>O<sub>3</sub>：4wt%、SrO：5wt%、CaO：10wt%の非結晶化ガラスと、有機バインダーとしてアクリル樹脂と、有機溶剤としてタービネオールを加え、これらを3本ロールを用いて混練し、電極用抵抗体ペーストを得た。

【0080】実施例1において、端子電極を形成した後、酸化亜鉛抵抗体ペーストを塗布、乾燥し、第3の電極層用のCu端子電極用ペーストを塗布・乾燥し、N<sub>2</sub>の中性雰囲気中、950℃で10分間保持して焼成し、端子電極を形成した。さらに、Niメッキ、ハンダメッキを施し、CR複合部品を得た。

【0081】得られたサンプルについて、実施例1と同様にして評価したところ、実施例1のサンプルに対して、等価直列抵抗が増加していることが確認された。

【0082】＜実施例10＞実施例1のグリーンシート形成工程において、所定の厚みを得るためにグリーンシートを数枚積層し、その上にスクリーン印刷法により内部電極用ペーストの端部と誘電体層用ペーストの端部との間の距離が総計10 $\mu$ mとなるよう印刷されたグリーンシートを所定枚数積層し、最後に内部電極の印刷されていないグリーンシートを所定枚数積層し、熱圧着し、チップ形状が、焼成後に縦×横×厚みが3.2×1.6×1.0mmとなるように切断し、グリーンチップを得た。

【0083】得られたグリーンチップに、抵抗体ペーストを、ディップ法を用いて塗布し、空気中に80℃で30分間放置して乾燥した。次いで、加温したN<sub>2</sub>+H<sub>2</sub>（H<sub>2</sub>3%）還元雰囲気中、1300℃にて3時間保持して焼成し、さらに、加温したN<sub>2</sub>酸素分圧10<sup>-7</sup>気圧の雰囲気にて1000℃に2時間保持し、焼結体を得た。その他は実施例1と同様にしてCR複合電子部品のサンプルを得た。

【0084】得られたサンプルについて、実施例1と同様にして評価したところ、実施例1のサンプルに対し

15

16

て、等価直列抵抗が増加していることが確認された。

【0085】＜比較例1＞実施例1において、内部電極材料として、副成分を添加しないものを用いた他は実施例1と同様にしてサンプルを得た。

\*【0086】得られたサンプルについて実施例1と同様にしてESRを測定した。結果を表1に示す。

【0087】

【表1】

表 1

サンプル	導電材組成 (wt%)					ESR (mΩ)
	Ni	Cr	Mn	Fe	Si	
実施例 1	90	8	2	—	—	107
実施例 2	90	8	—	2	—	35
実施例 3	90	8	—	—	2	206
比較例 1	100	—	—	—	—	0.5

【0088】表1から明らかなように、内部電極を高抵抗化しない、つまり添加物を添加しない従来の積層セラミックコンデンサに比べ、内部電極の導電材の副成分に応じた等価直列抵抗が増加し、必要な等価直列抵抗が容易に得られることがわかる。

【0089】

【発明の効果】以上のように本発明によれば、特別な焼成条件を必要とせず、通常の積層セラミックコンデンサと同一条件での焼成が可能であり、製造工程も簡単で、生産コストも安く、CRまたは(L/C)R直列回路が簡単に得られ、抵抗値の制御も容易であるCR複合電子部品およびその製造方法を提供できる。

【図面の簡単な説明】

【図1】本発明のCR複合電子部品の基本構成を示す断面概略図である。

【図2】本発明のCR複合電子部品の他の構成を示す断※30

※面概略図で、両方の端子電極を高抵抗化した状態を示した図である。

【図3】本発明のCR複合電子部品の第3～第5の構成例を示す断面概略図で、両方の端子電極に第2の電極層として高抵抗化した導電体層を形成した例である。

20 【図4】本発明のCR複合電子部品の第6の構成例を示した断面概略図で、両方の端子電極近傍に、誘電体層を半導体化した領域を形成し、この半導体化領域を介して内部電極と端子電極を電氣的に接続した例である。

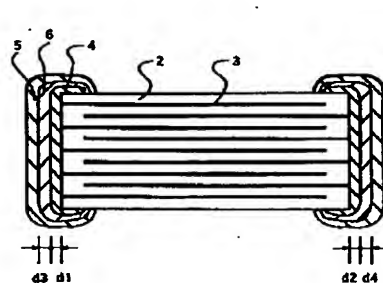
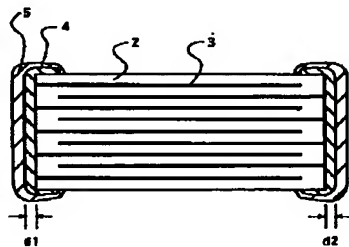
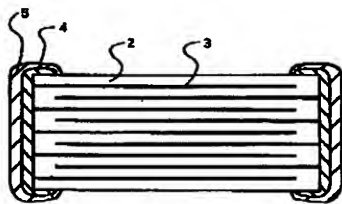
【符号の説明】

- 2 誘電体層
- 3 内部電極
- 4 端子電極
- 5 メッキ層
- 6 第2の電極層
- 7 半導体化領域

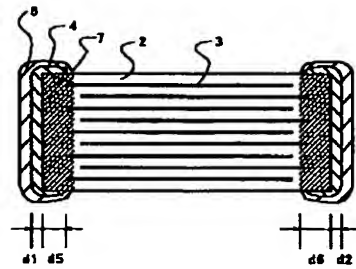
【図1】

【図2】

【図3】



【図4】



---

フロントページの続き

(72)発明者 徳岡 保導  
東京都中央区日本橋一丁目13番1号 ティ  
ーディーケイ株式会社内

(72)発明者 佐藤 茂樹  
東京都中央区日本橋一丁目13番1号 ティ  
ーディーケイ株式会社内

(72)発明者 野村 武史  
東京都中央区日本橋一丁目13番1号 ティ  
ーディーケイ株式会社内